

方泽恩

微电子 / 器件与电路建模 / AI for EDA

8203231006@csu.edu.cn | b.claudecode.christmas

教育背景

中南大学 | 微电子科学与工程 本科在读 | 2023.09 - 预计 2027.06

加权平均成绩：89.43/100；英语六级：576。相关课程：半导体器件物理、模拟与数字电子技术、计算机原理与结构、EDA 技术与应用、大规模集成电路设计。

研究方向

申请 2027 年秋季博士项目，希望进一步研究 AI for EDA、芯片设计空间探索与硬件设计验证。现有基础为器件与电路建模、参数化仿真、对照实验及结果验证。

CODEX 科研工作流实践

已使用 Codex 分别打通 TCAD、Cadence Virtuoso 和 PSpice 环境中的科研工作流，将模型与实验配置、参数扫描、数据提取、结果核验及论文图表和稿件整理衔接起来。各环境使用各自的求解器；我负责确定研究问题与比较条件，并依据原始输出核查结果。

科研与工程经历

忆阻器读写接口 | 第一作者已发表研究

从 VTEAM 状态方程建立读写工作约束，以分时读写和互斥通路组织接口，通过行为建模、解析比较与仿真进行评估。成果发表于 Electronics，属于流片前的建模研究。

二阶忆阻器 SPICE 模型 | 在研工作

基于 PSpice 建立保留电导与弛豫历史状态模型，通过匹配状态及关闭历史状态的对照实验分析内部状态作用。当前处于稿件准备阶段，结果限于仿真。

顶栅 In2O3 TFT 缩尺度研究 | 第三作者合作研究

参与二维器件数值研究中的结果验证、数据整理及论文审阅修改，分析短沟道效应与直流、小信号 RF 趋势。成果发表于 Micromachines。

LDO 设计与验证 | 竞赛团队项目

参与 SMIC 180 nm、1.8 V LDO 团队项目的部分原理图分析、PVT/PSRR/稳定性仿真、物理验证及后仿评估。区域赛硬件为独立的半分立 LDO 任务；CMOS 部分未进行流片或硅后测量。

已发表论文

Fang, Z., Zhu, M., Xu, H., & Zhang, L. (2026). Memristor-Based Read-Write Interface Design for Neural Networks: A Comparative Study of Linear-Drift and VTEAM Models. Electronics, 15(11), 2333. [DOI](#)

Xu, H., Zhu, M., Fang, Z., & Zhang, L. (2026). Numerical Investigation of Short-Channel Effects and RF Performance in Top-Gate In2O3 Thin-Film Transistors. Micromachines, 17(5), 567. [DOI](#)

代表性荣誉

2026 年全国大学生集成电路创新创业大赛曾益慧创赛道全国总决赛二等奖（团队）；2026 年美国大学生数学建模竞赛 Honorable Mention（团队）；2024 年全国大学生数学竞赛湖南赛区一等奖。